

PATENT ABSTRACTS OF JAPAN

2001-077163

(11) Publication number :

23.03.2001

(43) Date of publication of application :

(51) Int.CI.

H01L 21/66

G01N 23/225

G01R 1/06

G01R 31/302

(21) Application number : 11-246177

(71) Applicant : TOSHIBA CORP

(22) Date of filing :

31.08.1999

(72) Inventor : WATANABE YUMI

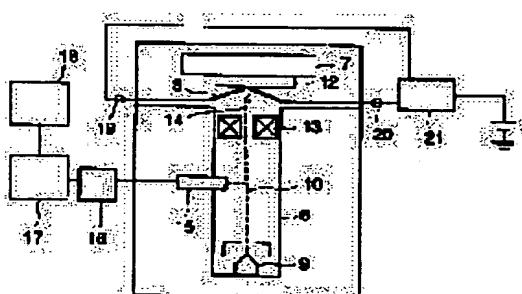
HAYASHI HIROYUKI

YAMAZAKI YUICHIRO

(54) DEFECT DETECTION METHOD

(57) Abstract:

PROBLEM TO BE SOLVED: To increase resolution and throughput hardly detecting false defects by a method wherein a potential changing cyclically is provided to one of adjacent wirings, while electronic beams are irradiated, and a brightness of particle images generated secondarily from the adjacent wirings is observed.



SOLUTION: A piece of probes 8 is brought into contact with a pad, and a rectangular pulse potential is provided by a function generator 21. Electronic beams 10 are irradiated, and information of secondary electrons 14 generated on the surface of a wafer 12 is detected by a

secondary electronic signal detector 15, and is converted to an image signal by a signal processor 16. The converted image signal is processed as predetermined by a controlling computer 17, a display 18 displays the potential of wiring as a brightness of the image, and the brightness of defective records is differed, thereby specifying a defective position of the wafer 12. Thus, it is possible that critical defects in the wiring under a fine wiring and an insulation film of 0.15 μm or less are detected at a high resolution and high sensitivity.

LEGAL STATUS

[Date of request for examination] 09.06.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-77163

(P2001-77163A)

(43)公開日 平成13年3月23日 (2001.3.23)

(51)Int.Cl'

H 01 L 21/66

識別記号

F I

テ-マコ-ト*(参考)

H 01 L 21/66

C 2 G 0 0 1

J 2 G 0 1 1

S 2 G 0 3 2

G 01 N 23/225

G 01 N 23/225

4 M 1 0 6

G 01 R 1/06

G 01 R 1/06

F

審査請求 未請求 請求項の数 7 OL (全 8 頁) 最終頁に続く

(21)出願番号

特願平11-246177

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(22)出願日

平成11年8月31日 (1999.8.31)

(72)発明者 渡辺 由美

神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内

(72)発明者 林 宏幸

神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内

(74)代理人 100058479

弁理士 鈴江 武彦 (外6名)

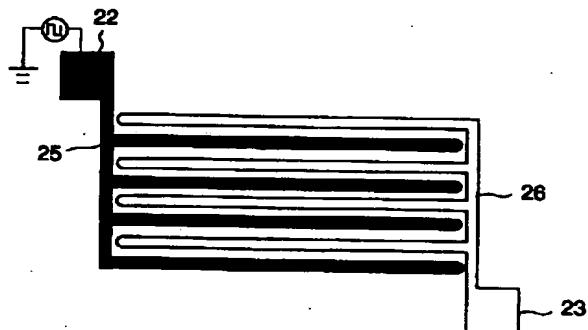
最終頁に続く

(54)【発明の名称】 欠陥検出方法

(57)【要約】

【課題】隣接する配線間の欠陥検出方法において、高解像度且つ高スループットで欠陥を検出する。

【解決手段】前記隣接する配線内、一方の配線25に周期的に変化する電位を与えつつ、前記配線に対して電子ビームを照射し、前記隣接する配線から二次的に発生する粒子像を得るステップと、前記二次的に発生する粒子像の輝度を観察するステップとを含むことを特徴とする。



【特許請求の範囲】

【請求項1】隣接する配線間の欠陥検出方法において、前記隣接する配線の一方に周期的に変化する電位を与える、前記隣接する配線に対して電子ビームを照射し、前記隣接する配線から二次的に発生する粒子像を得るステップと、

前記二次的に発生する粒子像の輝度を観察するステップとを含むことを特徴とする欠陥検出方法。

【請求項2】隣接する配線間の欠陥検出方法において、前記隣接する配線一方に周期的に変化する電位を与える、前記隣接する配線に対して電子ビームを照射し、前記周期的に変化する電位の値が変化してから所定時間内に所定パルス幅で、前記隣接する配線から二次的に発生する粒子像を前記電位の変化周期と同一周期毎に任意の時間複数取得し、得られた複数の粒子像を加算したストロボ画像を得るステップと、

前記ストロボ画像の輝度を観察するステップとを含むことを特徴とする欠陥検出方法。

【請求項3】前記周期的に変化する電位を与える配線以外の配線は、電気的にフローティングであることを特徴とする請求項1又は2に記載の欠陥検出方法。

【請求項4】前記周期的に変化する電位を与える配線以外の配線は、接地電位に接続されていることを特徴とする請求項1又は2に記載の欠陥検出方法。

【請求項5】前記周期的に変化する電位を与える配線以外の配線には、前記電位と周期及び振幅を同じくし、異なる位相を持つ電位を与えることを特徴とする請求項1又は2に記載の欠陥検出方法。

【請求項6】隣接する配線間の欠陥検出方法において、前記隣接する配線の一方に直流電位を与える、前記配線に対して電子ビームを照射し、前記隣接する配線から二次的に発生する粒子像を得るステップと、前記二次的に発生する粒子像の輝度を観察するステップとを含むことを特徴とする欠陥検出方法。

【請求項7】前記直流電位を与える配線以外の配線は、接地電位に接続される、或いは前記直流電位とは異なる電位が与えられることを特徴とする請求項6に記載の欠陥検出方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、配線の検査に用いられる欠陥検出方法に関する。

【0002】

【従来の技術】半導体デバイス製造プロセスの評価は、一般的にはプロセス評価用のテスト配線を用いて行われている。

【0003】評価配線では、評価対象となるプロセスを経てパターン形成を行った場合に、欠陥がどの程度の確率で生じて配線短絡が起こり得るかを測定し、プロセスレベルを評価する。例えば、配線短絡が生じるような欠

陥部が生じた場合、電気的導通検査を行った際に不良と判断される。

【0004】不良が生じた配線に対しては欠陥検出検査を行い、欠陥箇所、欠陥の種類等を解析、不良原因を特定してプロセスへのフィードバックを行うという手法がプロセスのクオリティコントロールである。

【0005】この欠陥検出検査に従来用いられてきたのが、KLA-Tencor社の製品に代表される光学式の欠陥検出装置である。CCDカメラで配線の画像を取得し、隣り合う同一パターンの画像と比較することで不良箇所を特定する。

【0006】しかしながらこの方式では画像認識に光を用いているため、光の波長以下のパターン幅を持つ配線を認識することは極めて困難である。また、画像のみによる比較検査であるため、配線短絡の要因とはならない不良や、もしくは単なる画像上の誤認式、いわゆる疑似欠陥をも検出してしまって、検査の効率が落ちてしまう。

【0007】画像の解像性を上げるために光源を電子顕微鏡に変えた装置もあるが、従来CCDで取り込んでいた範囲を電子顕微鏡で走査し画像を取り込んでいるため、スループットが非常に遅く、高レスポンスを要求されるプロセス評価に適用するには難がある。また、前記光学式装置と同様、疑似欠陥を検出する確率も大きい。

【0008】

【発明が解決しようとする課題】前述したように、従来の光学式の欠陥検出方法においては、解像度が低く、疑似欠陥をも検出してしまうという問題があった。

【0009】また、光源を電子顕微鏡に変えた装置においては、スループットが非常に遅く、前記光学式装置と同様、疑似欠陥を検出する確率も大きい。

【0010】本発明の目的は、高解像度且つ高スループットであると共に、疑似欠陥を検出し難い欠陥検出方法を提供することにある。

【0011】

【課題を解決するための手段】【構成】本発明は、上記目的を達成するために以下のように構成されている。

【0012】(1) 本発明(請求項1)は、隣接する配線間の欠陥検出方法において、前記隣接する配線一方に周期的に変化する電位を与える、前記隣接する配線に対して電子ビームを照射し、前記隣接する配線から二次的に発生する粒子像を得るステップと、前記二次的に発生する粒子像の輝度を観察するステップとを含むことを特徴とする。

【0013】(2) 本発明(請求項2)は、隣接する配線間の欠陥検出方法において、前記隣接する配線一方に周期的に変化する電位を与える、前記隣接する配線に対して電子ビームを照射し、前記電位の値が変化してから所定時間内に、所定パルス幅で、前記隣接する配線から二次的に発生する粒子像を前記電位の変化周期と同一

周期毎に任意の時間複数取得し、得られた複数の粒子像を加算したストロボ画像を得るステップと、前記ストロボ画像の輝度を観察するステップとを含むことを特徴とする。

【0014】上記二つの発明の好ましい実施態様を以下に記す。

【0015】前記周期的に変化する電位を与える配線以外の配線は、電気的にフローティングであること。前記周期的に変化する電位を与える配線以外の配線は、接地電位に接続されていること。前記周期的に変化する電位を与える配線以外の配線は、前記電位と周期及び振幅を同じくし、異なる位相を持つ電位が与えられること。

【0016】(3) 本発明(請求項6)は、隣接する配線間の欠陥検出方法において、前記隣接する配線の一方に直流電位を与えつつ、前記配線に対して電子ビームを照射し、前記隣接する配線から二次的に発生する粒子像を得るステップと、前記二次的に発生する粒子像の輝度を観察するステップとを含むことを特徴とする。

【0017】上記発明の好ましい実施態様を以下に記す。

【0018】前記直流電位を与える配線以外の配線は、接地電位に接続される、或いは前記直流電位とは異なる電位が与えられること。

【0019】【作用】本発明は、上記構成によって以下の作用・効果を有する。

【0020】本発明では、電子ビームテスタを用い、配線に電位を与えつつ電位コントラスト像を観察する欠陥検査方法を提案する。この手法は電位を与えながらの測定であり、パターンを観察するのではなく輝度を観察するため致命欠陥のみを確実に抽出することができる。また電子顕微鏡像での測定であるため解像性も高く、現在最先端開発で評価されている配線幅0.15μm、さらにそれ以下の世代のパターンに対しても充分適用することができる。また、一度に広範囲を観察できるため測定スループットも高い。

【0021】さらに配線に周期的に変化する電位を与えつつ測定を行う手法を用いる場合には、電位が周期的に変化するために絶縁膜のチャージがディスチャージされ、絶縁膜がチャージアップすることなく膜下の配線による電位コントラスト像を観察することができる。

【0022】また、印加電位の周期的な変化に同期させて各週季語とに複数取得した画像を加算するストロボ電位コントラスト像を観察することにより、通常のリアルタイム電位コントラスト像では平均化されてしまう瞬間的な情報を高いS/N比で得ることができる。

【0023】

【発明の実施の形態】本発明の実施の形態を以下に図面を参照して説明する。

【0024】【第1実施形態】図1は、本発明の第1実施形態に係わる検査装置である電子ビームテスタの概略

構成を示す図である。

【0025】図1に示すように、電子ビームテスタは、鏡筒6と試料ステージ7、電圧入力プローブ8を有する。鏡筒6下部には電子銃用高圧電源に接続された電子銃9が設けられている。また、鏡筒内6には電子銃9から出射された電子ビームを偏向させ、試料ステージ7に固定されたウエハ12表面を走査するための偏向コイル13が設けられている。

【0026】試料ステージ7及び鏡筒6は、水平方向の任意の方向に移動させることができ、試料ステージ7もしくは鏡筒6のいずれかを移動させることにより、電子ビーム10の照射領域を変更することができるようになっている。

【0027】また、鏡筒6にはウエハ12表面から発生する二次電子14を検出するための二次電子信号検出器15が設けられている。この二次電子信号検出器15には、信号処理器16、制御用計算機17、ディスプレイ18が接続されている。

【0028】二次電子信号検出器15により検出された二次電子14の情報は、信号処理器16により画像信号に変換される。変換された画像信号に対しては制御用計算機17により所定の処理が行われ、処理された信号に基づいてディスプレイ18が電位コントラスト画像を表示する。

【0029】また、電圧入力プローブ8は外部入力端子19、20に接続されており、ウエハ12上の検査パターンに対し、所定の電位を与えることができる。外部入力端子19、20には任意のパルス電位を生成可能なファンクションジェネレータ21を接続した。

【0030】試料ステージ7に測定対象である図2の評価用配線パターンを有するウエハ12をセットした。図2(a)は評価用配線パターンの構成を示す平面図、図2(b)は評価用配線パターンの構成を示す断面図である。図2に示すように、Poly-Siから構成される評価用配線1は、半導体基板2の絶縁膜3上に形成されている。評価用配線1は、測定パッド22に接続された配線と、測定パッド23に接続された配線とが交互に配列されている。

【0031】プローブ8の一本を測定パッド22に接触させ、ファンクションジェネレータ21より周期100kHz、振幅8Vの矩形パルス電位を与えた。他端のパッド23にはプローブ8を接触させず、電気的にフローティングの状態となっている。

【0032】配線に電位を与えつつ、パターンに対して電子ビームを照射し、パターンからの二次電子を検出し、得られた二次電子の情報に対して処理を行うと、配線の電位が画像の輝度として観測される(以下、電位コントラスト像)。従って、このとき評価用配線パターンを観察すると、図3に示すように電位が与えられている

50 印加配線25は暗輝度、電位が印加されていないフロー

タイミング配線26は明輝度で現れる。

【0033】図2に示した評価用配線パターンは、図4のような伝播回路として現すことができる。このとき抵抗Rは $Poly-Si$ 配線抵抗、容量Cは配線間容量と配線-基板間容量の合計となる。本実施例で用いた図2の評価用配線パターンでは、 $R = 1.6 \times 10^8 \Omega$ 、 $C = 4.7 \times 10^{-10} F$ である。

【0034】例えば、図5に示すように評価用配線パターンに欠陥部5が存在し、印加配線25とフローティング配線26の間に短絡が生じた場合、欠陥部5では他部と比較してR、Cが増加する。

【0035】この場合、パターン上の位置a、b、c、dにおける出力波形の計算結果を図6に示す。図6に示すように印加配線上的点dに対し、欠陥位置b、cおよびフローティング配線上の点aでの出力信号は電位の立ち上がり下がりに遅延が生じる。この遅延により、立ち上がり立ち下がりの直後、位置b、c、dと位置aとの間に電位差が生じることが分かる。

【0036】このとき、図6の位相Aにおける配線各位置の電位は図7に示すようになる。すなわち、短絡を生じている配線については、欠陥部までの電位勾配を生じている部分と、欠陥部と同電位となっている部分とに分けられる。配線上の電位勾配は電位コントラスト像のグラデーションとして現れる。図7の電位分布による電位コントラスト像を模式的に現したもののが図8である。欠陥部を含む配線3本がほぼ同輝度となり、欠陥の存在しない部分とはっきりと区別することができる。

【0037】図6の位相Aは位置b、c、dと位置Aとの間の電位差が大きくとれる位相の一つである。位置a、b、c、dが同電位となっている位相で、配線全体が同じ電位コントラストとなってしまい、欠陥配線を検出することはできない。子のいそでの画像のみを観察することにより、コントラストが大きな、SN比が高い画像を得ることができる。パルス各周期において、毎回位相Aで5nsずつSEM画像を取得、それらを加算してストロボ画像を得た。

【0038】ストロボ電位コントラスト像を図9に示す。図9はリアルタイムSEM画像の一部にウィンドウを開き、その部分のみストロボ電位コントラスト像を取得したものである。図8の模式図とよい一致を示し、欠陥の生じている配線を検出することができた。同手法による欠陥検出結果例を図10、図11に示す。図10は $0.15 \mu m$ 、図11は $0.1 \mu m$ ルールの配線幅を持つパターンである。いずれも他とは異なる輝度で現れている部分が欠陥の存在する配線である。配線中の欠陥の存在する位置に応じて、欠陥記録の輝度が異なるため、画像から欠陥の存在する位置を特定することもできた。

【0039】なお、位相A以外でも、位置a、b、c、dの間で電位差が大きくとれる位相でストロボ画像の取り込みを行えば、上記実施形態と同様な効果が得られ

る。

【0040】従って、本発明によれば、配線中の短絡を引き起こす致命欠陥を、電位コントラスト像から確実に検出することが可能である。さらにこの手法は配線幅 $0.15 \mu m$ 以下の微細パターンに対しても検出感度を低下させることなく適用可能である。

【0041】[第2実施形態] 図12は、本発明の第2実施形態に係わる検査装置である電子ビームテスタの概略構成を示す図である。

【0042】本実施形態では、印加電源として直流電源27を使用する。またプローブ8の一本を接地する。図12の装置構成のうち、その他は第1実施形態と同様であるので説明は省略する。

【0043】また、図13に本実施例で測定対象となる評価用配線パターンの模式図を示す。また、本発明で測定対象となる評価用配線パターンの断面は、図2(b)から層間絶縁膜4を除いたものである。

【0044】図13に示すパターンのパッド28、29にプローブ8を接触させた。パッド29に接触させたプローブ8は接地してground電位にし、他方のパッド28に接触させたプローブ8には直流電源27から8Vの直流電位を印与えた。なお、パッド29にはパッド28に印加する電位と異なる直流電位を与えることも可能である。

【0045】このとき、図14に示す評価用配線パターンでは、欠陥部5で短絡したe-f-g-hのラインに電位勾配が生じ、配線端部i、jは欠陥部と同電位となる。パターンの電位分布を電位コントラスト像として模式的に示したものが図15である。欠陥部を含む配線が同輝度となっているのがわかる。実際にパターン15上に上記手法を適用し、SEM像を観察したものが図16である。欠陥の存在する配線が他とは異なる輝度として観察され、欠陥位置を正確に検出することができた。

【0046】以上のように本発明によれば、配線中の短絡を引き起こす致命欠陥を、電位コントラスト像から確実に検出することができた。

【0047】なお、本発明は、上記実施形態に限定されるものではない。例えば、第1実施形態において、矩形パルス電位に限らず、正弦波電位等の周期的に変化する電位を用いることが可能である。また、画像を取得するタイミングとしては、周期的に変化する電位と同一周期でなくても良い。

【0048】第1実施形態において、周期的に変化する電位を与える配線以外の配線には、前記電位と周期及び振幅を同じくし、異なる位相を持つ電位を与えて良い。

【0049】その他、本発明は、その要旨を逸脱しない範囲で、種々変形して実施することができる。

【0050】

【発明の効果】以上説明したように本発明によれば、

0. 15 μm以下の微細配線及び絶縁膜下の配線に存在する致命欠陥を高解像、高感度で検出することが可能となる。

【図面の簡単な説明】

【図1】第1実施形態に係わる検査装置である電子ビームテスタの概略構成を示す図。

【図2】第1実施形態に係わる評価用配線パターンの構成を示す図。

【図3】電位が与えられた後の電位コントラストを示す模式図。

【図4】図2に示す評価用配線パターンの等価回路を示す回路図。

【図5】図2に示す評価用配線パターンの電位の計算を行った位置を示す図。

【図6】計算された電位波形を示す図。

【図7】計算された電位分布を示す図。

【図8】測定される電位コントラストを示す模式図。

【図9】観察された電位コントラストを示す写真。

【図10】0. 15 μmパターンでの電位コントラストを示す写真。

【図11】0. 1 μmパターンでの電位コントラストを示す写真。

【図12】第2実施形態に係わる検査装置である電子ビームテスタの概略構成を示す図。

【図13】第1実施形態に係わる評価用配線パターンの構成を示す図。

【図14】図13に示す評価用配線パターンの電位の計算を行った位置を示す図。

【図15】測定される電位コントラストを示す模式図。*

* 【図16】観察された電位コントラストを示す写真。

【符号の説明】

1 … 評価配線

2 … 半導体基板

3 … 絶縁膜

4 … 層間絶縁膜

5 … 欠陥部

6 … 鏡筒

7 … 試料ステージ

10 8 … 電圧入力プローブ

9 … 電子銃

10 … 電子ビーム

12 … ウエハ

13 … 偏向コイル

14 … 二次電子

15 … 二次電子信号検出器

15 … パターン

16 … 信号処理器

17 … 制御用計算機

20 18 … ディスプレイ

19, 20 … 外部入力端子

21 … ファンクションジェネレータ

22, 23 … 測定パッド

24 … パターン

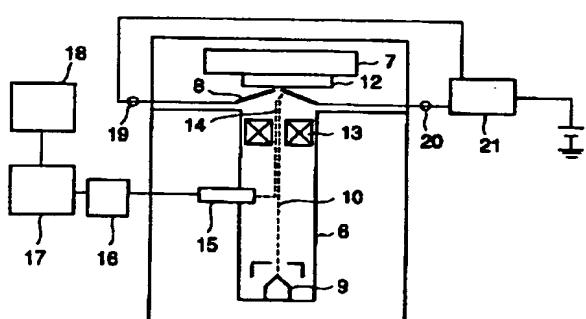
25 … 印加配線

26 … フローティング配線

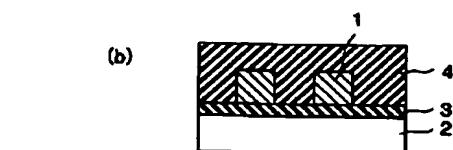
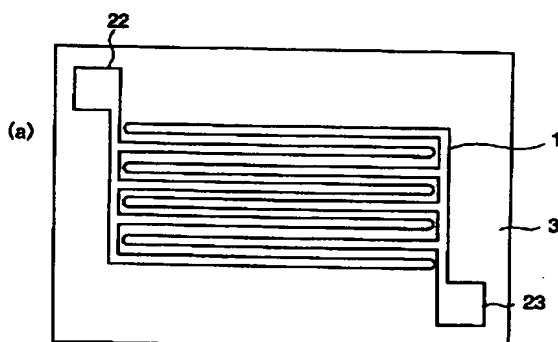
27 … 直流電源

28, 29 … パッド

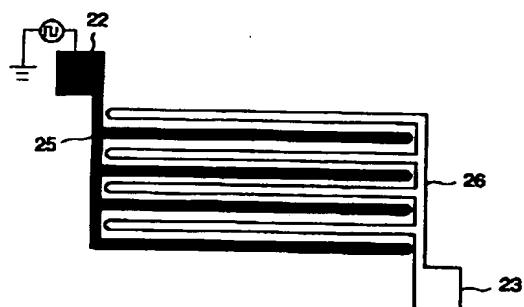
【図1】



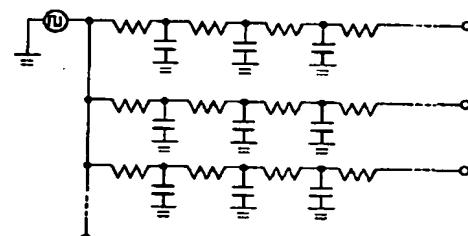
【図2】



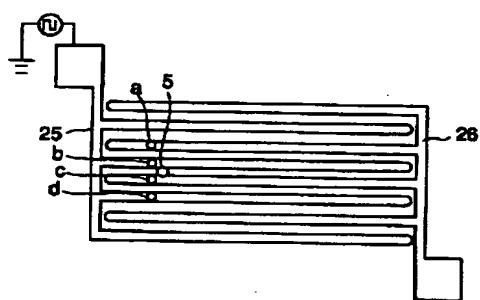
【図3】



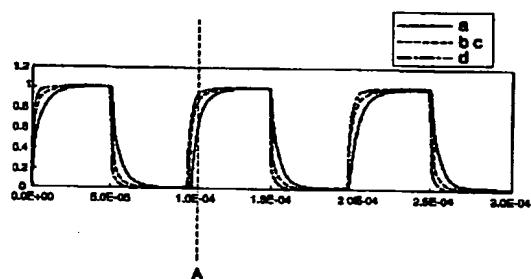
【図4】



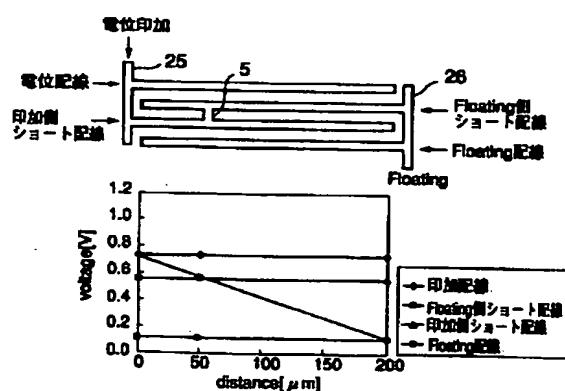
【図5】



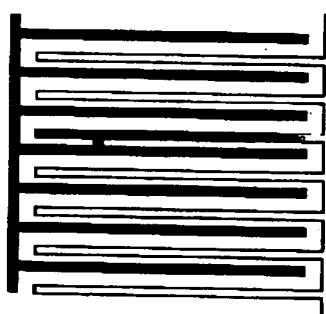
【図6】



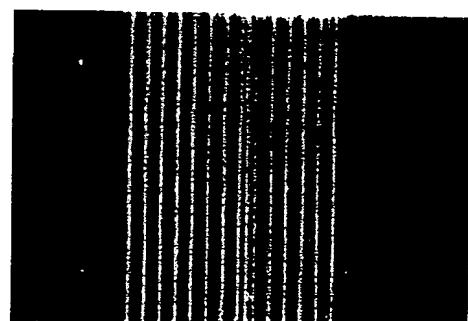
【図7】



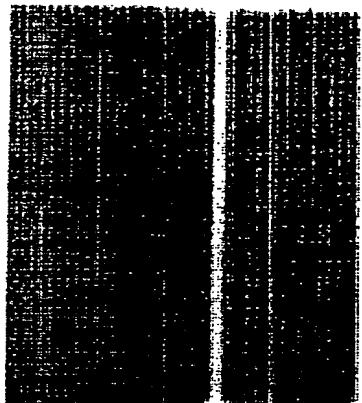
【図8】



【図9】



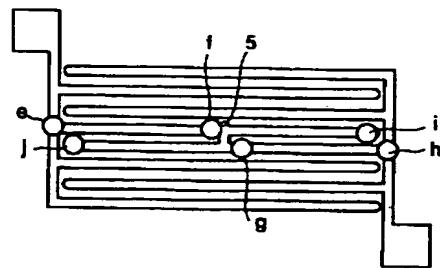
【図10】



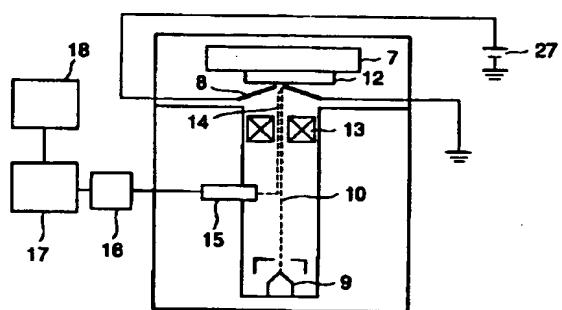
【図11】



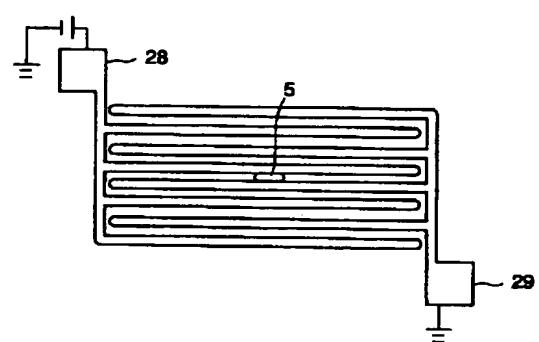
【図14】



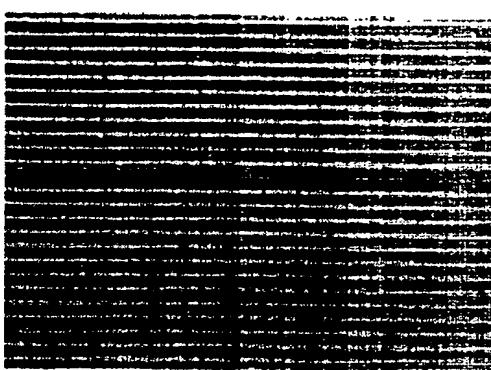
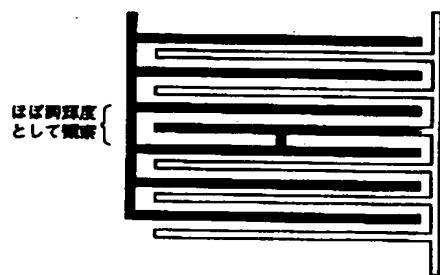
【図12】



【図13】



【図15】



フロントページの続き

(51)Int.Cl.⁷
G 0 1 R 31/302

識別記号

F I
G 0 1 R 31/28マークド(参考)
L

BEST AVAILABLE COPY

(72)発明者 山崎 裕一郎
神奈川県横浜市磯子区新杉田町8番地 株
式会社東芝横浜事業所内

F ターム(参考) 2G001 AA03 BA07 CA03 FA29 GA03
GA06 GA09 HA13 JA11 JA13
JA20 KA03 LA11 PA11 RA10
RA20
2G011 AA01 AC04 AC06 AE03
2G032 AD08 AE01 AE09 AF08 AG01
AG09 AK04
4M106 AA01 AA08 AA10 AA11 BA02
BA14 CA02 CA16 CA17 CA42
CA43 DB05 DE01 DE24 DE30
DH07 DH19 DH24 DH33 DJ04
DJ07 DJ14 DJ17 DJ18 DJ20
DJ23 DJ24 DJ32